



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 4 年 1 月 2 6 日
Date of Application:

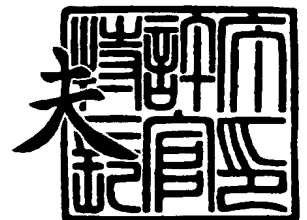
出 願 番 号 特 願 2 0 0 4 - 0 1 7 0 0 2
Application Number:
[ST. 10/C]: [J P 2 0 0 4 - 0 1 7 0 0 2]

出 願 人 三 菱 電 機 株 式 有 限 公 司
Applicant(s):

2 0 0 4 年 2 月 1 3 日

特 許 庁 長 官
Commissioner,
Japan Patent Office

今 井 康 夫



出 証 番 号 出 証 特 2 0 0 4 - 3 0 0 9 2 7 7

【書類名】 特許願
【整理番号】 545439JP02
【提出日】 平成16年 1月26日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 29/78
【発明者】
 【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
 【氏名】 樽井 陽一郎
【発明者】
 【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
 【氏名】 大塚 健一
【発明者】
 【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
 【氏名】 今泉 昌之
【発明者】
 【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
 【氏名】 杉本 博司
【発明者】
 【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
 【氏名】 高見 哲也
【特許出願人】
 【識別番号】 000006013
 【氏名又は名称】 三菱電機株式会社
【代理人】
 【識別番号】 100057874
 【弁理士】
 【氏名又は名称】 曾我 道照
【選任した代理人】
 【識別番号】 100110423
 【弁理士】
 【氏名又は名称】 曾我 道治
【選任した代理人】
 【識別番号】 100084010
 【弁理士】
 【氏名又は名称】 古川 秀利
【選任した代理人】
 【識別番号】 100094695
 【弁理士】
 【氏名又は名称】 鈴木 憲七
【選任した代理人】
 【識別番号】 100111648
 【弁理士】
 【氏名又は名称】 梶並 順
【先の出願に基づく優先権主張】
 【出願番号】 特願2003- 90956
 【出願日】 平成15年 3月28日
【国等の委託研究の成果に係る記載事項】 平成14年度、新エネルギー・産業技術総合開発機構、「超低損失電力素子技術開発 素子化技術（MOSFET基盤技術開発）」、委託研究、産業活力再生特別措置法第30条の適用を受ける特許出願



【手数料の表示】

【予納台帳番号】 000181

【納付金額】 21,000円

【提出物件の目録】

【物件名】 特許請求の範囲 1

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0106122

【書類名】 特許請求の範囲**【請求項 1】**

S i Cを用いた縦型のM O S F E Tにおいて、
ベース領域の形状をテーパ形状とした
ことを特徴とする半導体装置。

【請求項 2】

請求項 1 に記載の半導体装置において、
前記ベース領域のテーパ角度を 30° 以上 60° 以下とした
ことを特徴とする半導体装置。

【請求項 3】

S i Cを用いた縦型のM O S F E Tを製造する際、ソース領域とベース領域とを、同一マスクを用いてイオン注入を行うことにより形成する
ことを特徴とする半導体装置の製造方法。

【請求項 4】

請求項 3 に記載の半導体装置の製造方法において、
前記同一マスクとしてテーパ形状の同一マスクを用い、同一マスクの材料として、イオン注入の飛程が S i Cと同じ材料を用い、前記マスクのテーパ角度を 30° 以上 60° 以下とする
ことを特徴とする半導体装置の製造方法。

【請求項 5】

請求項 3 に記載の半導体装置の製造方法において、
前記同一マスクとしてテーパ形状の同一マスクを用い、同一マスクの材料として、S i O₂を用い、前記マスクのテーパ角度を 20° 以上 45° 以下とする
ことを特徴とする半導体装置の製造方法。

【請求項 6】

請求項 3 に記載の半導体装置の製造方法において、
前記イオン注入は、基板に対して垂直方向と斜め方向とから行う
ことを特徴とする半導体装置の製造方法。

【請求項 7】

請求項 6 に記載の半導体装置の製造方法において、
前記同一マスクの材料として、イオン注入の飛程が S i Cより長いものを用いる
ことを特徴とする半導体装置の製造方法。

【請求項 8】

請求項 6 に記載の半導体装置の製造方法において、
前記同一マスクの材料として、イオン注入の飛程が S i Cと同じ材料を用い、イオン注入角度を 70° 以下とする
ことを特徴とする半導体装置の製造方法。

【請求項 9】

請求項 6 に記載の半導体装置の製造方法において、
前記同一マスクの材料として、S i O₂を用い、イオン注入角度を 75° 以下とする
ことを特徴とする半導体装置の製造方法。

【請求項 10】

請求項 3 に記載の半導体装置の製造方法において、
前記イオン注入は、基板に対して斜め方向から行い、
前記基板に対する注入角度として、ソース領域よりもベース領域のイオン注入角度を小さくする
ことを特徴とする半導体装置の製造方法。

【請求項 11】

請求項 6 に記載の半導体装置の製造方法において、
前記同一マスクとしてテーパ形状の同一マスクを用いてイオン注入を行う

ことを特徴とする半導体装置の製造方法。

【請求項 1 2】

請求項 1 0 に記載の半導体装置の製造方法において、
前記同一マスクとしてテーパ形状の同一マスクを用いてイオン注入を行う
ことを特徴とする半導体装置の製造方法。

【書類名】明細書

【発明の名称】半導体装置及びその製造方法

【技術分野】

【0001】

この発明は、SiCを用いた縦型のMOSFETを、イオン注入を用いて作製する半導体装置の構造及びその製造方法に関するものである。

【背景技術】

【0002】

従来、SiCを用いた縦型のMOSFETを、イオン注入を用いて作製する場合には、ソース領域とベース領域のイオン注入に用いるマスクの幅を変える必要がある（例えば、特許文献1参照）。

【0003】

【特許文献1】特開平10-233503号公報（請求項1）

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、上述した従来の半導体装置の製造方法においては、ソース領域とベース領域のイオン注入において異なるマスクを使用するために、MOSFETを作製する工程数が増加するという問題がある。また、MOSFETの特性を決定する要素の一つであるチャネル長は各マスクの加工精度や2つのマスクの合わせ精度に左右され、素子の微細化を進める場合に大きな問題となる。また、素子の微細化を進めた場合、微細化によるチャネル抵抗の低減とトレードオフの関係にあるJFET抵抗の増大という問題がある。

【0005】

この発明は上述した点に鑑みてなされたもので、素子の微細化で問題となるチャネル抵抗とJFET抵抗のトレードオフの関係を改善することができる半導体装置を得ることを目的とする。

【0006】

また、SiCを用いた縦型のMOSFETのソース領域とベース領域をイオン注入で作製するときに同一のマスクを用いて作製することができ、かつ素子の微細化を進めることができる半導体装置の製造方法を得ることを目的とする。

【課題を解決するための手段】

【0007】

この発明に係る半導体装置は、SiCを用いた縦型のMOSFETにおいて、ベース領域の形状をテーパー形状とする。

【0008】

また、この発明に係る半導体装置の製造方法は、SiCを用いた縦型のMOSFETを製造する際、ソース領域とベース領域とを、同一マスクを用いてイオン注入を行うことにより形成する。

【発明の効果】

【0009】

この発明に係る半導体装置によれば、SiCを用いた縦型のMOSFETのベース領域にテーパーを入れることでチャネル抵抗とJFET抵抗のトレードオフの関係を改善することができ、素子の微細化を進めることができる。

【0010】

また、この発明に係る半導体装置の製造方法によれば、SiCを用いた縦型のMOSFETを製造する際、ソース領域とベース領域とを、同一マスクを用いてイオン注入により形成して、選択的な不純物のドーピングをセルフアラインで行いMOSFETを作製することができ、素子の微細化を進めることができる。

【発明を実施するための最良の形態】

【0011】

まず、この発明の概要について説明する。SiCを用いた縦型のMOSFETを作製する場合、熱処理による不純物の拡散は困難であり、Siを用いた縦型のMOSFETの作製で用いられているような不純物の熱拡散によるセルフアラインプロセスを行うことができない。通常、選択的な不純物のドーピングはイオン注入により行われる。

【0012】

イオン注入により形成される領域の形状に関して、Siの場合では熱拡散が大きいためにイオン注入領域の形状（テーパー角度）を制御することが困難であったが、SiCの場合は熱拡散がほとんど無視できるためイオン注入領域の深さ方向と横方向の形状（テーパー角度）を容易に制御できる。

【0013】

また、これまでは注入マスクの側面は垂直であり、イオン注入も基板に対して垂直方向から行っていたが、その際、同一マスクを用いたセルフアラインプロセスにより不純物をドーピングすることは不可能であり、ソース領域とベース領域をイオン注入するときに幅の異なるマスクを使う必要があった。また、イオン注入後は1500℃程度の活性化アニールが必要であり、活性化アニールを行うときにSiC表面が荒れるなどのダメージを受ける可能性がある。

【0014】

このため、イオン注入を行うときに用いる同一マスクとしてゲート電極を用いた場合、活性化アニールを行ったときにゲート電極やゲート酸化膜にダメージを受けるためにゲート電極を注入用のマスクとして使用することは困難である。

【0015】

そこで、この発明に係るSiCを用いた縦型のMOSFETは、ソース領域とベース領域をイオン注入で作製するときにイオン注入用の同一のマスクを用いることを特徴とする。マスクの形状をテーパー状にする、あるいは斜め方向からのイオン注入を行うことにより、選択的な不純物のドーピングをセルフアラインで行いMOSFETを作製する。この方法により作製したベース領域はテーパー形状となるため、従来のベース領域の形状がほぼ垂直であるものに比べてJFET抵抗が小さくなるという特徴を持つ。以下、具体的な実施の形態について説明する。

【0016】

実施の形態1.

図1は、この発明の実施の形態1により作製した半導体装置（SiC縦型MOSFET）を示す断面図である。基板7上にエピタキシャル成長したドリフト領域6中にイオン注入によりソース領域4、ベース領域5を形成し、ゲート酸化膜2、ゲート電極1、ソース電極3、ドレイン電極8を形成することでMOSFETを作製する。

【0017】

この半導体装置において、図2に示すように、pベース領域5にテーパー角度 θ を入れることの効果について説明する。半導体装置（縦型MOSFET）の性能を表すオン抵抗は、図3に示すように、いくつかの成分、つまり、ソースコンタクト抵抗 R_{cs} 、nソースシート抵抗 R_{n+} 、チャネル抵抗 R_{ch} 、JFET抵抗 R_j 、ドリフト抵抗 R_d 、基板抵抗 R_{sub} 及びドレインコンタクト抵抗 R_{cd} に分けられる。SiCを用いた縦型のMOSFETの場合、現状ではチャネル抵抗 R_{ch} が最も大きく、SiC縦型MOSFETの実用化に向けた最大の課題になっている。

【0018】

チャネル抵抗 R_{ch} を低減する方法として、素子の微細化（MOSFETのチャネル長を短くし、チャネル幅を大きくする）がある。この場合、pベース領域5の間隔（図2参照、 L_{d1} ：pベース領域5の上部間隔、 L_{d2} ：pベース領域5の下部間隔）が短くなり、JFET抵抗 R_j が大きくなるというトレードオフの関係がある。Pベース領域5のテーパー角度 θ を入れることは、チャネル抵抗 R_{ch} とJFET抵抗 R_j のトレードオフ関係を改善する効果がある。

【0019】

この効果を見積もるために、まず、テーパ角度 θ が 0° の MOSFET のテスト試料を作製し、p ベース領域 5 の間隔と JFET 抵抗 R_j の関係を実験により調べた結果を図 4 に示す。テスト試料は、車載用や産業用のインバータに用いられる耐圧 1200 V の素子を想定し、ドリフト領域 6 にキャリア濃度 $1 \times 10^{16} \text{ cm}^{-3}$ 、 $10 \mu\text{m}$ の基板を用いて作製した。その結果、JFET 抵抗 R_j は p ベース領域 5 の間隔 L_d ($L_d = L_{d1} = L_{d2}$) が小さくなると急激に増大することが分かる。

【0020】

図 4 に示す結果から、JFET 抵抗 R_j を小さくするには p ベース領域 5 の間隔 L_d を大きくすれば良いが、この場合、MOSFET の耐圧が低下する。実際に、テスト試料を作製して評価した結果、p ベース領域 5 の間隔 L_d が $4 \mu\text{m}$ 以上の場合、ゲート酸化膜 2 にかかる電界が大きくなり、pn 接合から予測される理論耐圧に比べて MOSFET の耐圧が低下することがわかった。

【0021】

以上をまとめると、p ベース領域 5 の間隔 L_d について微細化の観点では、p ベース領域 5 の間隔 L_d が小さい方が望ましいが、p ベース領域 5 の間隔 L_d が $2 \mu\text{m}$ 以下になると、JFET 抵抗 R_j が急激に増大する。また、p ベース領域 5 の間隔 L_d が $4 \mu\text{m}$ 以上になると、MOSFET の耐圧が下がる。したがって、p ベース領域 5 の間隔 L_d は $2 \sim 4 \mu\text{m}$ が最適である。

【0022】

以上の結果を元に、p ベース領域 5 のテーパ角度 θ を入れた場合の JFET 抵抗 R_j とチャネル抵抗 R_{ch} のトレードオフ関係について検討する。つまり、テーパ角度 θ と JFET 抵抗 R_j 、チャネル抵抗 R_{ch} の関係を車載用や産業用のインバータに用いられる耐圧 1200 V の素子を想定した仮定を入れて計算する。

【0023】

MOSFET の構造として、簡単化のため、p ベース領域 5 にテーパ角度 θ を入れた時に n ソース領域 4 にも同じテーパ角度 θ を入れた場合と入れない場合 ($\theta = 0^\circ$) について図 5 と図 6 を参照して考える。この時、p ベース領域 5 の注入深さを d_p 、n ソース領域 4 の注入深さを d_n とすると、チャネル長 L_{ch} 、p ベース領域 5 の間隔 L_{d1} 、 L_{d2} は図 5 と図 6 に示すような関係になる。すなわち、n ソース領域 4 にも同じテーパ角度 θ を形成した場合は、図 5 から、チャネル長 $L_{ch} = (d_p - d_n) \sin \theta$ 、 $L_{d2} = L_{d1} + 2 d_p \sin \theta$ の関係となる。他方、n ソース領域 4 にテーパ角度 θ を形成しない場合は、図 6 から、チャネル長 $L_{ch} = d_p \sin \theta$ 、 $L_{d2} = L_{d1} + 2 d_p \sin \theta$ の関係となる。

【0024】

ここで、MOSFET のパラメータとして、車載用や産業用のインバータに用いられる耐圧 1200 V の素子を想定し、現在試作を行っているドリフト領域 6 として、キャリア濃度 $= 1 \times 10^{16} \text{ cm}^{-3}$ 、 $10 \mu\text{m}$ の基板、 $d_p = 0.9 \mu\text{m}$ 、 $d_n = 0.3 \mu\text{m}$ とする。また、 $L_{d1} = 2.5 \mu\text{m}$ としてテーパ角度 θ に対して間隔 L_{d2} を計算し、JFET 抵抗 R_j は間隔 L_{d2} で決まると仮定として、JFET 抵抗 R_j を図 4 から求める。また、チャネル抵抗 R_{ch} については、我々が行った試作結果ではチャネル長 $L_{ch} = 2 \mu\text{m}$ の場合でチャネル抵抗 $R_{ch} = 20 \text{ m}\Omega\text{cm}^2$ である。今後、素子の微細化 (MOSFET のチャネル長を短くし、チャネル幅を大きくする) やプロセスの改善によりチャネル抵抗 R_{ch} が小さくなると考えられるため、ここでは、チャネル長 $L_{ch} = 2 \mu\text{m}$ の場合のチャネル抵抗 R_{ch} を $R_{ch} = 20, 10, 5 \text{ m}\Omega\text{cm}^2$ と仮定した。チャネル抵抗 R_{ch} はチャネル長 L_{ch} に比例するとしてテーパ角度 θ に対するチャネル長 L_{ch} からチャネル抵抗 R_{ch} を計算した。

【0025】

以上の方法により、n ソース領域 4 にテーパ角度 θ を入れた場合と入れない場合とのオン抵抗 ($= R_j + R_{ch}$) とテーパ角度 θ の関係を計算した結果が図 7 と図 8 である。テーパ角度 θ が小さい方 (60° 以下) は、チャネル長 L_{ch} が小さくチャネル抵抗 R_{ch}

が小さくなるが、テーパ角度 θ が 30° 以下では、pベース領域5の下部間隔 L_{d2} が小さくなりJFET抵抗 R_j が増大する影響が出てくる。したがって、テーパ角度 θ としては、 $30^\circ \sim 60^\circ$ (30° 以上 60° 以下)が良く、より小さい $30^\circ \sim 45^\circ$ (30° 以上 45° 以下)が好ましい。

【0026】

図7及び図8において、テーパ角度 θ が 30° 以上でパンチスルーなしと記載しているが、これは、図9に示す間隔(ソース領域4とベース領域5の間隔の最小値) L_p がテーパ角度 θ が 30° 以下で $0.3\mu\text{m}$ 以下となり、パンチスルーが生じてMOSFETの耐圧が下がることを示している。具体的に想定している耐圧 1200V の素子の場合、pベース領域5の濃度は $5 \times 10^{17} \sim 1 \times 10^{18} \text{cm}^{-3}$ 、ドリフト領域の濃度 $1 \times 10^{16} \text{cm}^{-3}$ である。MOSFETのドレイン電圧が 1200V の時の空乏層はpベース領域5側に $0.11 \sim 0.23\mu\text{m}$ 伸びる。間隔 L_p が空乏層より小さくなるとパンチスルーが生じる。素子作製プロセスのマージンを考慮して間隔 L_p が $0.3\mu\text{m}$ 以下ではパンチスルーが生じる可能性が高いため、パンチスルーを防ぐにはテーパ角度 θ を 30° 以上として、間隔 L_p が $0.3\mu\text{m}$ 以上になるようにする必要がある。

【0027】

また、図7及び図8では、 $L_{d1} = 2.5\mu\text{m}$ の場合の結果のみを示したが、pベース領域5の間隔 L_d の最適値である $L_{d1} = 2 \sim 4\mu\text{m}$ においてオン抵抗のテーパ角度依存性は何れも同じである。pベース領域5の上部間隔 L_{d1} が $2.5\mu\text{m}$ 以上ではJFET抵抗 R_j の影響が小さく、オン抵抗のテーパ角度依存性は図7及び図8とほぼ同じ結果となる。また、pベース領域5の上部間隔 L_{d1} が $2.5\mu\text{m}$ 以下ではJFET抵抗 R_j の影響が大きく、図7及び図8と比較してオン抵抗の絶対値が何れのテーパ角度においても大きくなるがテーパ角度に対する依存性は同じである。したがって、 $L_{d1} = 2 \sim 4\mu\text{m}$ において、pベース領域5のテーパ角度 θ は $30^\circ \sim 60^\circ$ が良く、より小さい $30 \sim 45^\circ$ が好ましい。

【0028】

従って、実施の形態1によれば、SiCを用いた縦型のMOSFETのベース領域5にテーパを入れることで、チャンネル抵抗とJFET抵抗のトレードオフの関係を改善することができ、素子の微細化を進めることができる。

【0029】

実施の形態2.

図10は、図1に示す半導体装置(SiC縦型MOSFET)のソース領域4とベース領域5をイオン注入で形成するようにした、この発明の実施の形態2に係る半導体装置の製造方法を説明するための図である。図10に示すようなテーパ形状の注入マスク9を用いてイオン注入を行った場合、テーパの端部10では注入マスク9の下にもイオンが注入される。注入マスク9の下にイオンが注入される領域の幅はイオン注入の深さに比例する。ソース領域4に比べてベース領域5は深い注入を行うために、マスク9の下でソース領域4の注入が行われず、ベース領域5の注入のみが行われる領域が形成される。この部分がMOSFETのチャンネルとなる。また、ソース領域4及びベース領域5ともにテーパ形状となり、実施の形態1で述べたように微細化を行ったときにJFET抵抗 R_j とチャンネル抵抗 R_{ch} のトレードオフの関係を改善する効果がある。

【0030】

チャンネル長やベース領域5のテーパ角度は注入マスク9の材質とテーパ角度 θ で決まる。具体的に、注入マスク9として、(a)イオン注入の飛程がSiCと同じ材料を用いた場合と、(b)我々が現在試作に用いている SiO_2 (注入飛程がSiCの1.7倍)の場合について、注入マスクの形状とチャンネル長 L_{ch} 、ベース領域5のテーパ角度の関係がどうなるかを図11と図12に示す。注入マスク9として、(a)イオン注入の飛程がSiCと同じ材料を用いた場合、図11に示すように、注入マスク9のテーパ角度 θ とpベース領域5のテーパ角度 θ は一致し、(b) SiO_2 を用いた場合、図12に示すように、注入マスク9のテーパ角度 θ に比べてpベース領域5のテーパ角度 θ' は、 SiO_2

の飛程はSiCの1.7倍となるので、 $1.7 \tan \theta = \tan \theta'$ の関係から大きくなる。

【0031】

前述した実施の形態1に記載の通り、車載用や産業用のインバータに用いられる耐圧1200Vの素子を作製する場合、pベース領域5のテーパ角度 θ として $30^\circ \sim 60^\circ$ が良く、より小さい $30 \sim 45^\circ$ が好ましい。したがって、イオン注入の飛程がSiCと同じ材料を用いた場合、注入マスク9のテーパ角度 θ は $30^\circ \sim 60^\circ$ 、より好ましくは $30 \sim 45^\circ$ が良く、注入マスク9がSiO₂の場合、注入マスク9のテーパ角度 θ' は、 $1.7 \tan \theta = \tan \theta'$ の関係から $20^\circ \sim 45^\circ$ 、より好ましくは $20 \sim 30^\circ$ が良い。

【0032】

また、注入マスク9を所望の形状に加工する方法として、注入マスク9として、SiO₂を用いる場合、レジストマスクを用いてSiO₂をドライエッチングするときにSiO₂とレジストのエッチングの選択比が大きければ、ドライエッチング時にSiO₂のみがエッチングされ、SiO₂の注入マスクの側面は垂直になるが、エッチングの選択比を小さくすると、SiO₂をドライエッチングしている間にレジストもエッチングされ、マスクとして用いているレジストの幅が小さくなる。このような条件でエッチングを行えば、SiO₂の注入マスクはテーパ形状となり、その角度は、SiO₂とレジストの選択比によって制御できる。

【0033】

従って、実施の形態2によれば、上述した方法により、選択的な不純物のドーピングを、同一マスク9を用いたセルフアラインプロセスにより行うことができる。また、MOSFETのチャネル長やpベース領域5のテーパ角度は注入マスク9の形状により容易に制御でき、MOSFETの微細化を行う場合に有利である。さらに、pベース領域5のテーパ角度を付けることでチャネル抵抗 R_{ch} とJFET抵抗 R_j のトレードオフ関係を改善することができる。

【0034】

実施の形態3.

図13は、この発明の実施の形態3により作製した半導体装置(SiC縦型MOSFET)を示す断面図である。基板7上にエピタキシャル成長したドリフト領域6中にイオン注入によりソース領域4、ベース領域5を形成し、ゲート酸化膜2、ゲート電極1、ソース電極3、ドレイン電極8を形成することでMOSFETを作製する。

【0035】

図14は、この発明の実施の形態3に係る半導体装置の製造方法を説明するもので、ソース領域4とベース領域5をイオン注入で形成する方法を説明するための図である。図14に示すように、例えばNイオンを基板に対して垂直方向から注入すると共に、Alイオンを基板に対してNイオンに比べて注入角度の小さい斜め方向から注入すると、従来と同じ側面が垂直である注入マスク11を用いた場合、Nイオンは注入マスク11下には注入されず、Alイオンのみが注入マスク11下に注入される。この部分がMOSFETのチャネルとなる。また、注入マスク11の材料として、SiCよりイオン注入の飛程が長いSiO₂などを用いた場合、ベース領域5がテーパ形状となり、実施の形態1で述べたように微細化を行ったときにJFET抵抗 R_j とチャネル抵抗 R_{ch} のトレードオフの関係を改善する効果がある。

【0036】

チャネル長やベース領域5のテーパ角度は注入マスク11の材質とイオン注入角度で決まる。具体的には、注入マスク11として、(a)イオン注入の飛程がSiCと同じ材料を用いた場合と、(b)我々が現在試作に用いているSiO₂(注入飛程がSiCの1.7倍)の場合について、イオン注入角度とチャネル長 L_{ch} 、ベース領域5のテーパ角度の関係がどうなるかを図15と図16に示す。(a)イオン注入の飛程がSiCと同じ材料を用いた場合、図15に示すように、pベース領域5のテーパ角度はマスク形状に一致

し、垂直となる。(b) SiO_2 の場合、図16に示すように、pベース領域5にはテーパが形成され、テーパ角度 θ' は 0° より大きくなる。

【0037】

ここで、前述した実施の形態1と同様に、MOSFETのパラメータとして車載用や産業用のインバータに用いられる耐圧1200Vの素子を想定して現在試作を行っているドリフト領域6のキャリア濃度 $1 \times 10^{16} \text{ cm}^{-3}$ 、基板の厚さ $=10 \mu\text{m}$ 、 $d_p = 0.9 \mu\text{m}$ 、 $d_n = 0.3 \mu\text{m}$ として注入角度の最適値を検討する。

【0038】

まず、注入マスク11として、(a) イオン注入の飛程がSiCと同じ材料を用いた場合について考える。注入角度 θ によってpベース領域5の角度は変化しないのでJFET抵抗 R_j は変化しない。また、イオン注入角度 θ に対してチャンネル長 L_{ch} が計算でき、チャンネル抵抗 R_{ch} が求められる。実施の形態1で述べたように、pベース領域5の間隔 $L_{d1} = 2.5 \mu\text{m}$ としてイオン注入角度 θ に対するオン抵抗 $(=R_j + R_{ch})$ を求めると図17のようになる。ここでは、 $L_{d1} = 2.5 \mu\text{m}$ の場合を示したが、pベース領域5の間隔 L_{d1} がいくらの値であっても注入角度 θ に対して単調にオン抵抗が下がっている傾向はいずれも同じである。つまり、注入角度 θ が大きくチャンネル長 L_{ch} が小さい方がオン抵抗は下がる。しかし、チャンネル長 L_{ch} が小さくなると、実施の形態1で述べたのと同様に、パンチスルーが生じ、耐圧が下がってしまう。すなわち、図15の場合、チャンネル長 L_{ch} は、 $L_{ch} = d_p \cdot \cos \theta$ と表すことができ、 $L_p = L_{ch} = 0.3 \mu\text{m}$ 以下でパンチスルーが生じる。このことを考慮すると、間隔 L_p を $0.3 \mu\text{m}$ 以上にするには、イオン注入角度 θ を 70° 以下にする必要がある。

【0039】

以上をまとめると、注入マスク11として、(a) イオン注入の飛程がSiCと同じ材料を用いた場合、イオン注入角の最適値は θ が 70° 以下であり、マージンを考慮して注入角度の大きい $60^\circ \sim 70^\circ$ とするのが好ましい。

【0040】

次に、注入マスク11として、(b) SiO_2 (注入飛程がSiCの1.7倍)を用いた場合について考える。イオン注入角度 θ に対して、チャンネル長 L_{ch} 、pベース領域5のテーパ角度 θ' が計算できる。実施の形態1で述べたように、 $L_{d1} = 2.5 \mu\text{m}$ としてテーパ角度 θ' に対して L_{d2} を計算し、JFET抵抗 R_j は L_{d2} で決まると仮定として、JFET抵抗 R_j を図4から求める。チャンネル抵抗 R_{ch} についてもチャンネル長 L_{ch} から同様に計算するとイオン注入角度 θ に対するオン抵抗 $(= \text{JFET抵抗 } R_j + \text{チャンネル抵抗 } R_{ch})$ は図18のようになる。

【0041】

ここでは、 $L_{d1} = 2.5 \mu\text{m}$ の場合を示したが、 $L_{d1} = 2 \sim 4 \mu\text{m}$ であれば、注入角度 θ に対して単調にオン抵抗が下がっている傾向は何れも同じである。つまり、注入角度 θ が大きくチャンネル長 L_{ch} が小さい方がオン抵抗が下がり、JFET抵抗 R_j が変化する影響は小さい。また、パンチスルーについて検討すると、 L_p を $0.3 \mu\text{m}$ 以上にするには注入角度 θ を 75° 以下にする必要がある。すなわち、図16の場合、 $L_{ch} = 1.7 d_p \cdot \cos \theta$ 、 $\tan \theta = 0.7 \cot \theta'$ 、 $L_p = L_{ch} \cdot \cos \theta' - d_n \cdot \sin \theta'$ と表すことができ、 $L_p = 0.3 \mu\text{m}$ 以下でパンチスルーが生じる。このことを考慮すると、間隔 L_p を $0.3 \mu\text{m}$ 以上にするには、イオン注入角度 θ を 75° 以下にする必要がある。

【0042】

以上をまとめると、注入マスク11として、(b) SiO_2 (注入飛程がSiCの1.7倍)を用いた場合、イオン注入角度の最適値は θ が 75° 以下であり、マージンを考慮して注入角度の大きい $65^\circ \sim 75^\circ$ とするのが好ましい。

【0043】

また、実際のイオン注入においては、注入角度を基板のオリエンテーションフラットを利用して注入マスクの向きに合わせて基板を傾げるだけでイオン注入角度を制御できる。

図14では、A1の注入を左右の異なる2つの角度から注入しているが、左右それぞれ2つ以上の異なる注入角度でイオン注入しても良い。また、基板を左右に傾けるだけでなく、イオン注入時に基板を傾けて回転させれば1回の注入で図14と同じ注入を実現できる。

【0044】

従って、実施の形態3によれば、上述した法により、選択的な不純物のドーピングを同一マスクを用いたセルフアラインプロセスにより行うことが出来る。特に、MOSFETのチャンネル長は、イオン注入の深さや角度により容易に制御でき、MOSFETの微細化を行う場合、従来のイオン注入に異なるマスクを用いる場合に比べて有利である。また、注入マスクとしてイオン注入の飛程がSiCより長い材料を用いれば、pベース領域5にテーパーを形成することができ、MOSFETの微細化を行う場合にチャンネル抵抗 R_{ch} とJFET抵抗 R_j のトレードオフ関係を改善することができる。

【0045】

実施の形態4.

図19は、この発明の実施の形態4により作製した半導体装置(SiC縦型MOSFET)を示す断面図である。基板7上にエピタキシャル成長したドリフト領域6中にイオン注入によりソース領域4、ベース領域5を形成し、ゲート酸化膜2、ゲート電極1、ソース電極3、ドレイン電極8を形成することでMOSFETを作製する。

【0046】

図20は、この発明の実施の形態4に係る半導体装置の製造方法を説明するもので、ソース領域4とベース領域5をイオン注入で形成する方法を説明するための図である。図20に示すように、テーパー形状の注入マスク9を用いて基板に対して垂直方向と斜め方向からのイオン注入を行うことで、前述した実施の形態2, 3と同様に、注入マスク9下にベース領域5のみが注入される領域を形成する。この部分がMOSFETのチャンネルとなる。チャンネルの長さ、pベース領域5のテーパー角度は、イオン注入の深さと注入角度、注入マスクの形状(テーパーの角度)により制御できる。

【0047】

従って、実施の形態4によれば、上述した方法により、選択的な不純物のドーピングを同一マスクを用いたセルフアラインプロセスにより行うことが出来る。特に、実施の形態2, 3に比べてチャンネル長やpベース領域5のテーパー角度を制御するパラメータが多く、MOSFETの微細化を容易に行うことが出来、かつチャンネル抵抗 R_{ch} とJFET抵抗 R_j のトレードオフ関係を改善することができる。

【0048】

実施の形態5.

図21は、図13に示す半導体装置(SiC縦型MOSFET)のソース領域4とベース領域5をイオン注入で形成するようにした、この発明の実施の形態5に係る半導体装置の製造方法を説明するための図である。図21に示すように、ソース領域4とベース領域5のいずれも基板に対して斜め方向からイオン注入で作製する。注入角度 θ が小さい方がマスク10下に注入される領域の幅が大きくなるのでソース領域4よりもベース領域5のイオン注入角度を小さくすれば、マスク10下でベース領域5のみが注入されるところが形成される。この部分がMOSFETのチャンネルとなる。チャンネルの長さは、実施の形態3と同様に、イオン注入の深さと注入角度により制御できる。

【0049】

従って、実施の形態5によれば、上述した方法により、選択的な不純物のドーピングを同一マスクを用いたセルフアラインプロセスにより行うことが出来る。特に、MOSFETのチャンネル長は、イオン注入の深さや角度により容易に制御でき、MOSFETの微細化を行う場合、従来のイオン注入に異なるマスクを用いる場合に比べて有利である。また、同一マスクの材料としてイオン注入の飛程がSiCより長い材料を用いれば、pベース領域5にテーパーを形成することができ、MOSFETの微細化を行う場合にチャンネル抵抗 R_{ch} とJFET抵抗 R_j のトレードオフ関係を改善することができる。

【0050】

実施の形態6.

図22は、図19に示す半導体装置（SiC縦型MOSFET）のソース領域4とベース領域5をイオン注入で形成するようにした、この発明の実施の形態6に係る半導体装置の製造方法を説明するための図である。図22に示すように、テーパ形状の注入マスク9を用いて基板に対してソース領域4とベース領域5のいずれも基板に対して斜め方向からイオン注入で作製する。注入角度 θ が小さい方がマスク9下に注入される領域の幅が大きくなるのでソース領域4よりもベース領域5のイオン注入角度を小さくすれば、マスク9下でベース領域5のみが注入されるところが形成される。この部分がMOSFETのチャネルとなる。注入マスクがテーパ形状である効果も加わり、チャネルの長さやpベース領域5のテーパ角度は、イオン注入の深さと注入角度、注入マスクの形状（テーパの角度）により制御できる。

【0051】

従って、実施の形態6によれば、上述した方法により、選択的な不純物のドーピングを同一マスクを用いたセルフアラインプロセスにより行うことが出来る。特に実施の形態2, 3に比べてチャネル長、pベース領域5のテーパ角度を制御するパラメータが多く、MOSFETの微細化を容易に行うことが出来る。また、pベース領域5のテーパ角度を付けることでチャネル抵抗 R_{ch} とJFET抵抗 R_j のトレードオフ関係を改善することができる。

【図面の簡単な説明】

【0052】

【図1】この発明の実施の形態1により作製した半導体装置（SiC縦型MOSFET）を示す断面図である。

【図2】この発明の実施の形態1により作製した半導体装置の素子構造を説明するための図である。

【図3】この発明の実施の形態1により作製した半導体装置のオン抵抗を説明するための図である。

【図4】この発明の実施の形態1により作製した半導体装置におけるpベース領域5の間隔 L_d とJFET抵抗 R_j の関係を実験で調べた結果を示す図である。

【図5】この発明の実施の形態1により作製した半導体装置におけるpベース領域5のテーパ角度 θ とチャネル長 L_{ch} 、pベース領域の間隔 L_{d1} 、 L_{d2} の関係を説明するための図で、nソース領域4にテーパを形成した場合を示す。

【図6】この発明の実施の形態1により作製した半導体装置におけるpベース領域5のテーパ角度 θ とチャネル長 L_{ch} 、pベース領域の間隔 L_{d1} 、 L_{d2} の関係を説明するための図で、nソース領域4にテーパを形成しない場合を示す。

【図7】この発明の実施の形態1により作製した半導体装置におけるpベース領域5のテーパ角度とオン抵抗の関係を表す図で、nソース領域4にテーパを形成した場合を示す。

【図8】この発明の実施の形態1により作製した半導体装置におけるpベース領域5のテーパ角度とオン抵抗の関係を表す図で、nソース領域4にテーパを形成しない場合を示す。

【図9】この発明の実施の形態1により作製した半導体装置におけるpベース領域5のテーパ角度とパンチスルーが生じる限界を説明する図である。

【図10】この発明の実施の形態2に係る半導体装置の製造方法を説明するもので、ソース領域4とベース領域5をイオン注入で形成する方法を説明するための図である。

【図11】この発明の実施の形態2により作製した半導体装置におけるマスクのテーパ角度とチャネル長 L_{ch} 、pベース領域5のテーパ角度の関係を表す図で、注入マスクとSiCの飛程が同じ場合を示す図である。

【図12】この発明の実施の形態2により作製した半導体装置におけるマスクのテー

パ角度とチャンネル長 L_{ch} 、pベース領域5のテーパ角度の関係を示す図で、注入マスクが SiO_2 の場合を示す図である。

【図13】この発明の実施の形態3及び5により作製した半導体装置（SiC縦型MOSFET）を示す断面図である。

【図14】この発明の実施の形態3に係る半導体装置の製造方法を説明するもので、ソース領域4とベース領域5をイオン注入で形成する方法を説明するための図である。

【図15】この発明の実施の形態3により作製した半導体装置におけるイオン注入角度とチャンネル長 L_{ch} 、pベース領域5のテーパ角度の関係を示す図で、注入マスクとSiCの飛程が同じ場合を示す図である。

【図16】この発明の実施の形態3により作製した半導体装置におけるイオン注入角度とチャンネル長 L_{ch} 、pベース領域5のテーパ角度の関係を示す図で、注入マスクが SiO_2 の場合を示す図である。

【図17】この発明の実施の形態3により作製した半導体装置におけるイオン注入角度とオン抵抗の関係を示す図で、注入マスクとSiCの飛程が同じ場合を示す図である。

【図18】この発明の実施の形態3により作製した半導体装置においてイオン注入角度とオン抵抗の関係を示す図で、注入マスクが SiO_2 の場合を示す図である。

【図19】この発明の実施の形態4及び6により作製した半導体装置（SiC縦型MOSFET）を示す断面図である。

【図20】この発明の実施の形態4に係る半導体装置の製造方法を説明するもので、ソース領域4とベース領域5をイオン注入で形成する方法を説明するための図である。

【図21】この発明の実施の形態5に係る半導体装置の製造方法を説明するもので、ソース領域4とベース領域5をイオン注入で形成する方法を説明するための図である。

【図22】この発明の実施の形態6に係る半導体装置の製造方法を説明するもので、ソース領域4とベース領域5をイオン注入で形成する方法を説明するための図である。

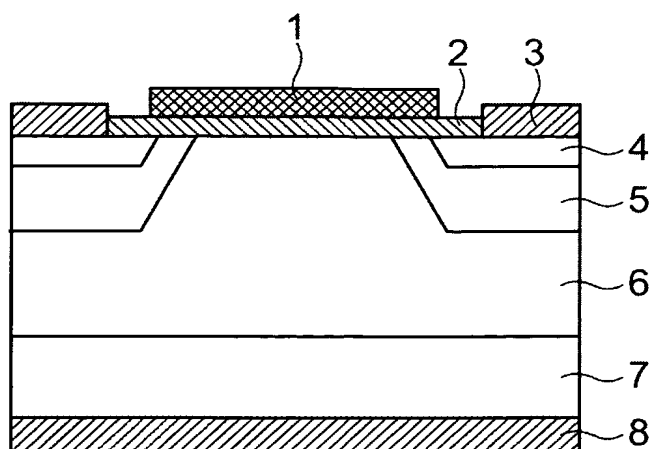
【符号の説明】

【0053】

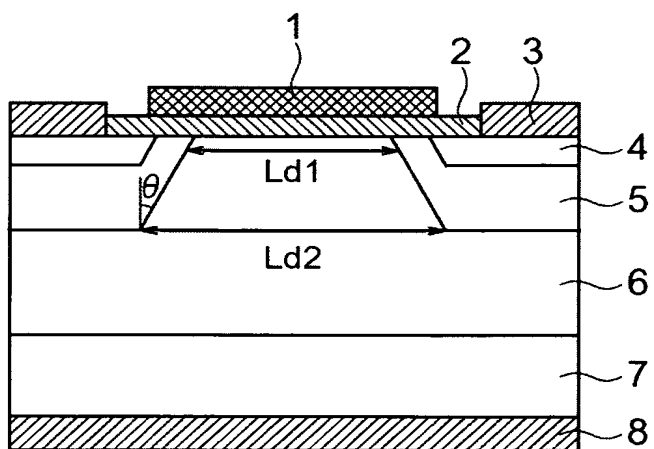
1 ゲート電極、2 ゲート酸化膜、3 ソース電極、4 ソース領域、5 ベース領域5、6 ドリフト領域、7 基板、8 ドレイン電極、9、10 注入マスク。

【書類名】 図面

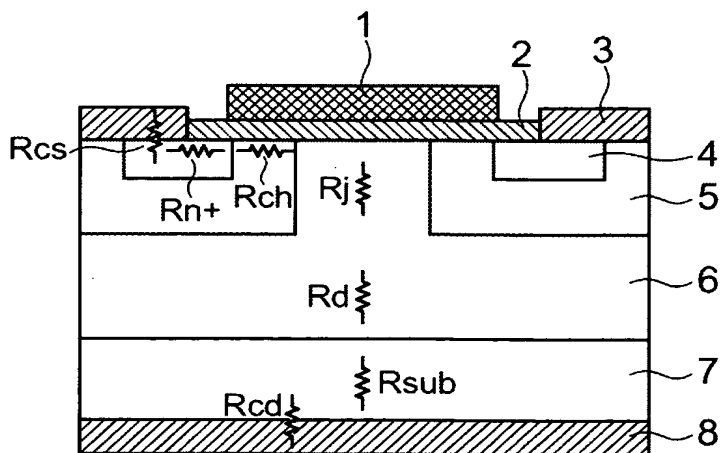
【図 1】



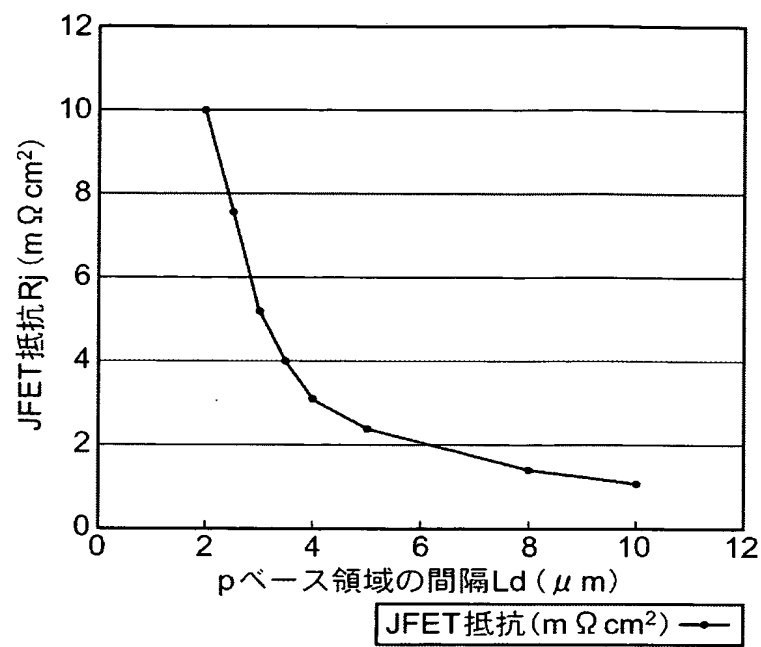
【図 2】



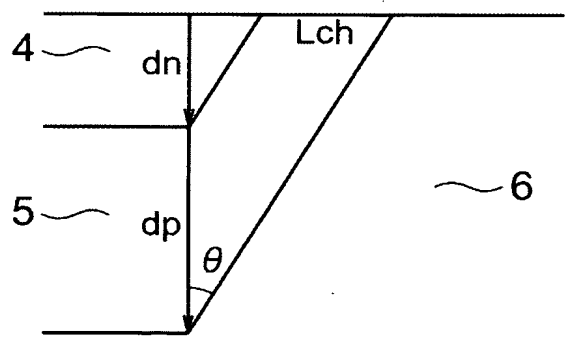
【図 3】



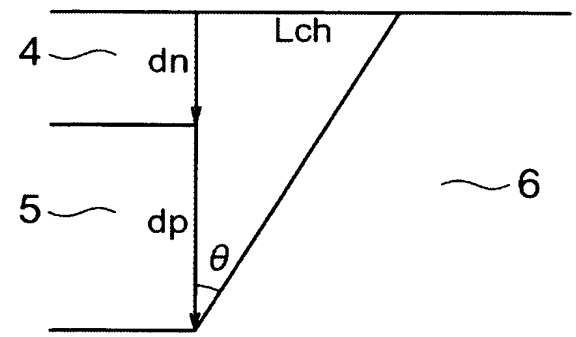
【図 4】



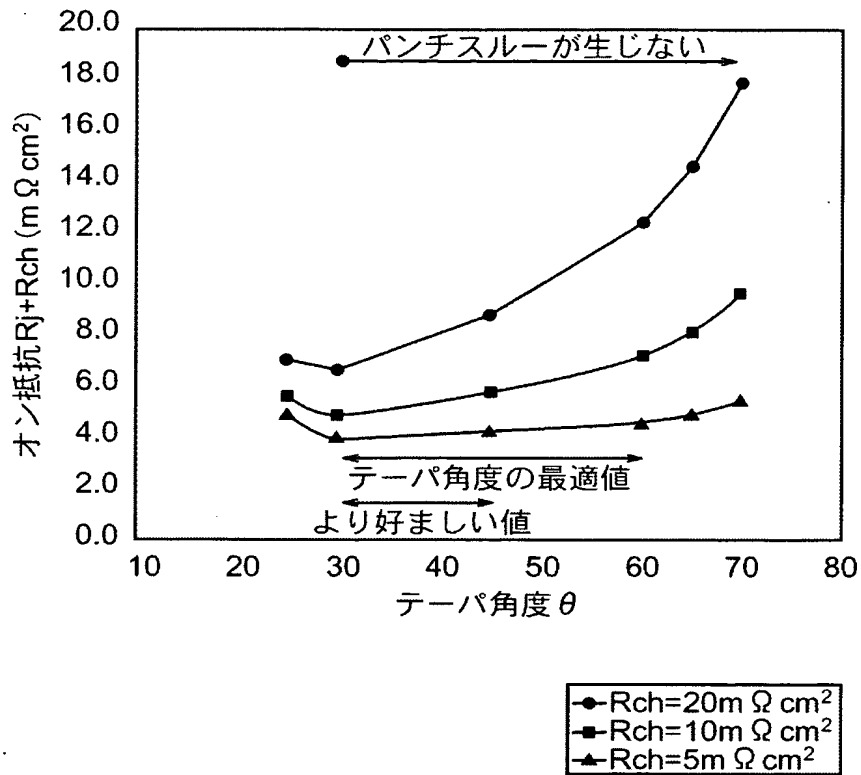
【図 5】



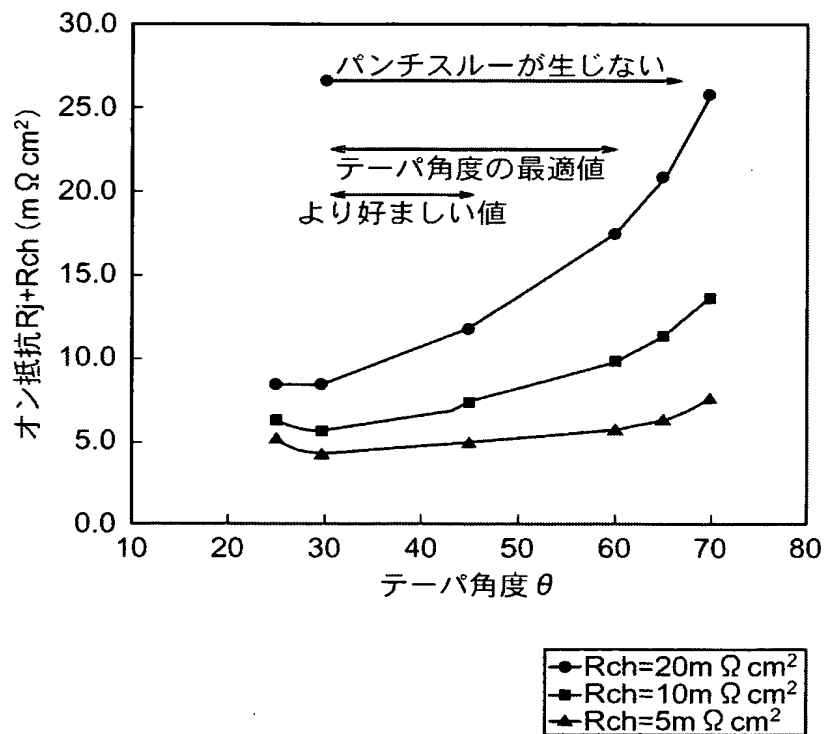
【図 6】



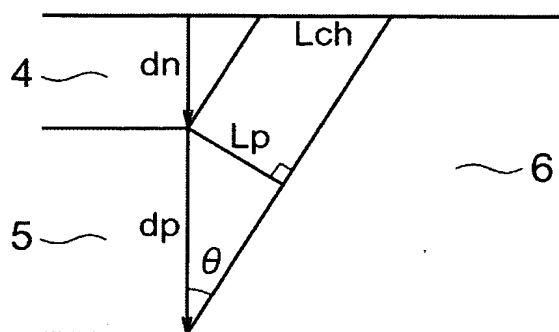
【図 7】



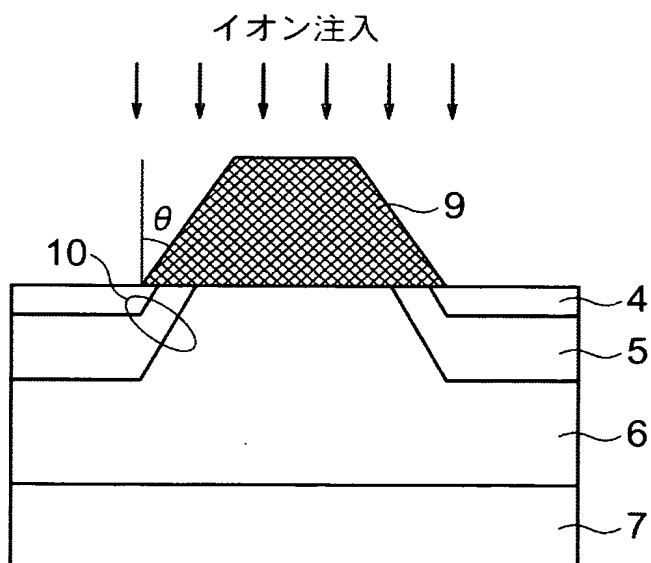
【図 8】



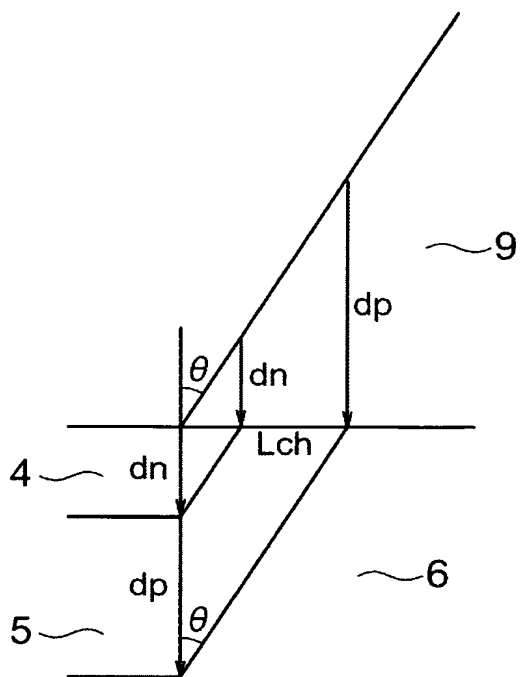
【図 9】



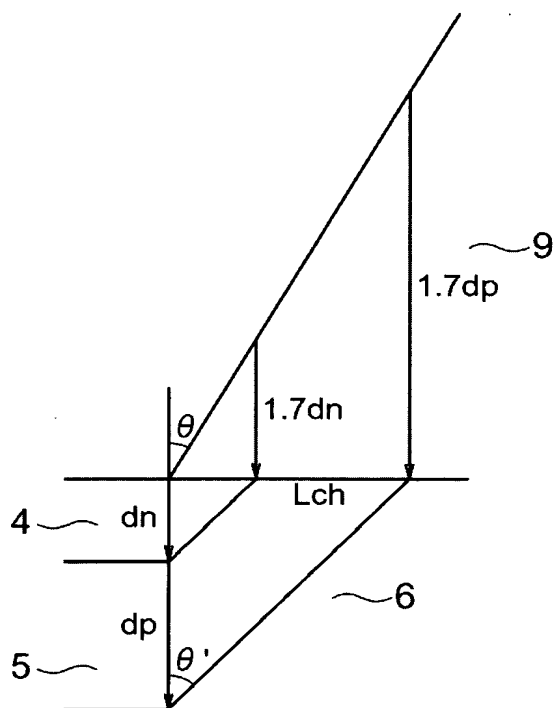
【図 10】



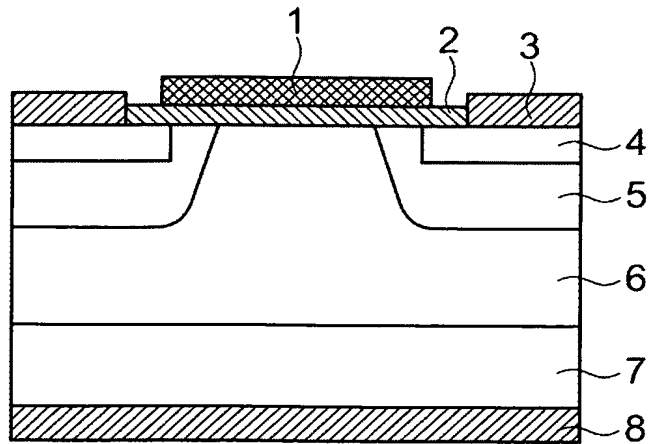
【図 11】



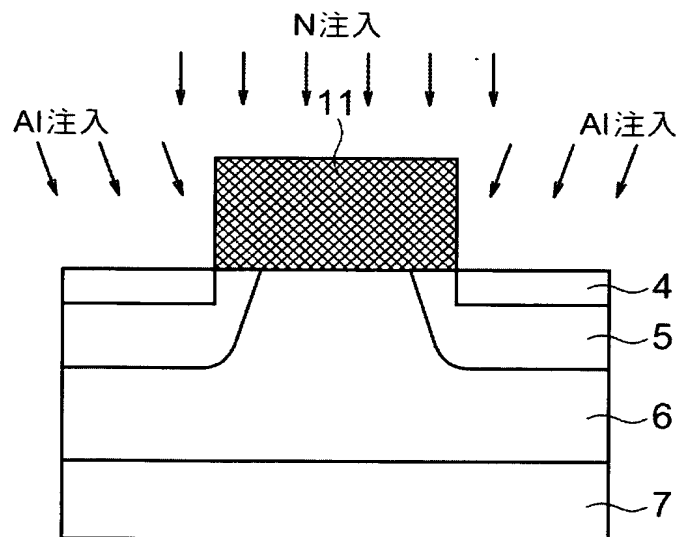
【図 12】



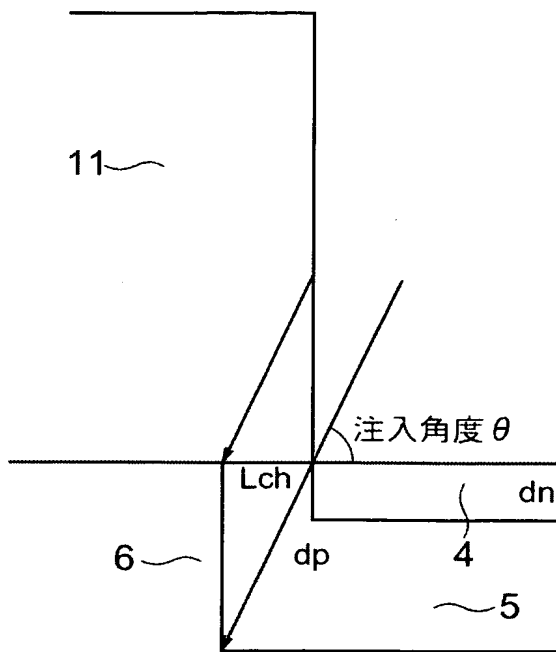
【図 13】



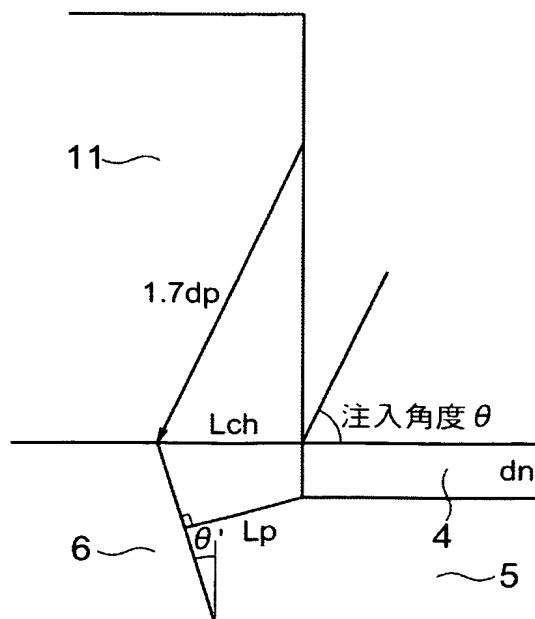
【図 14】



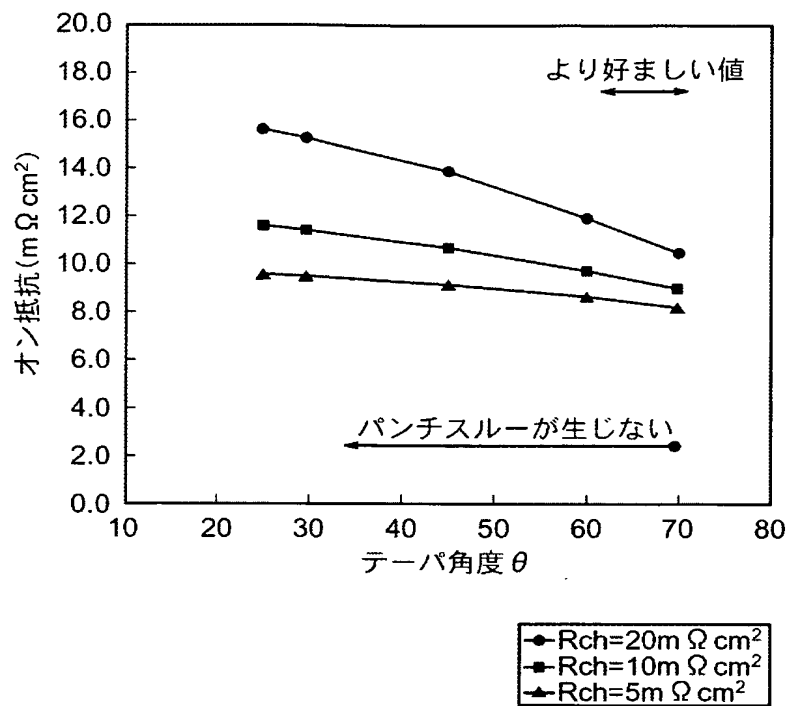
【図 15】



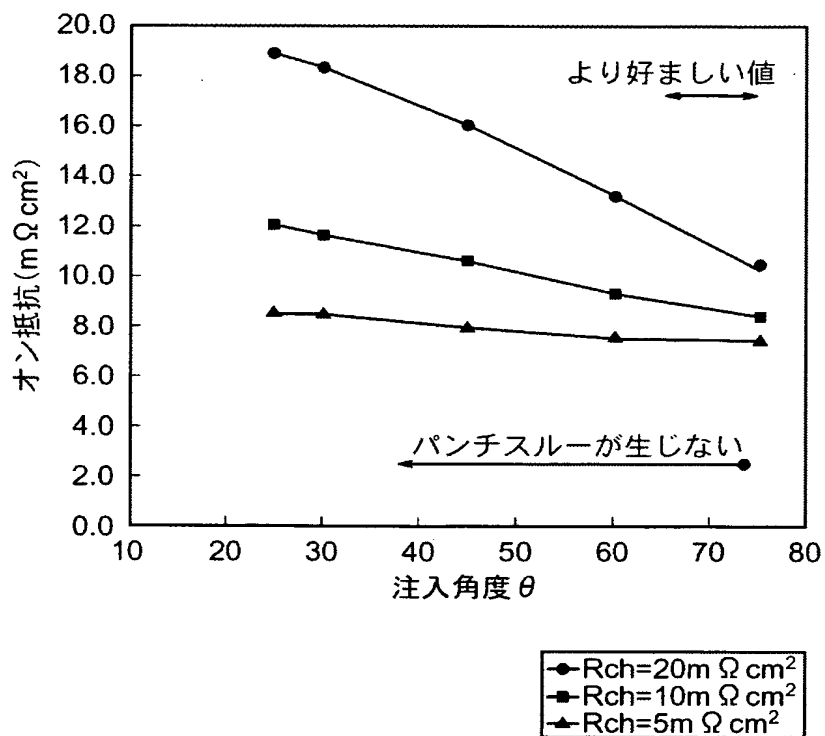
【図 16】



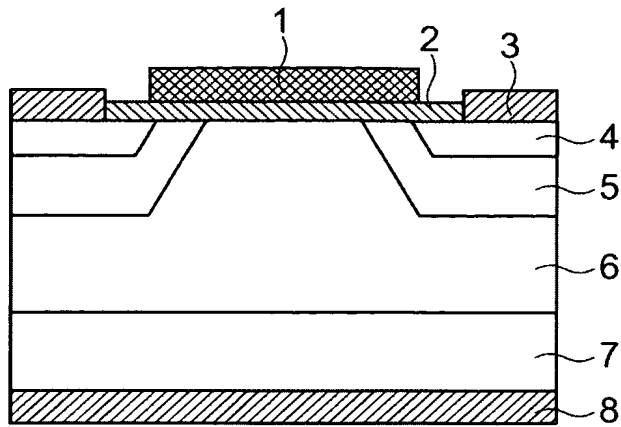
【図 17】



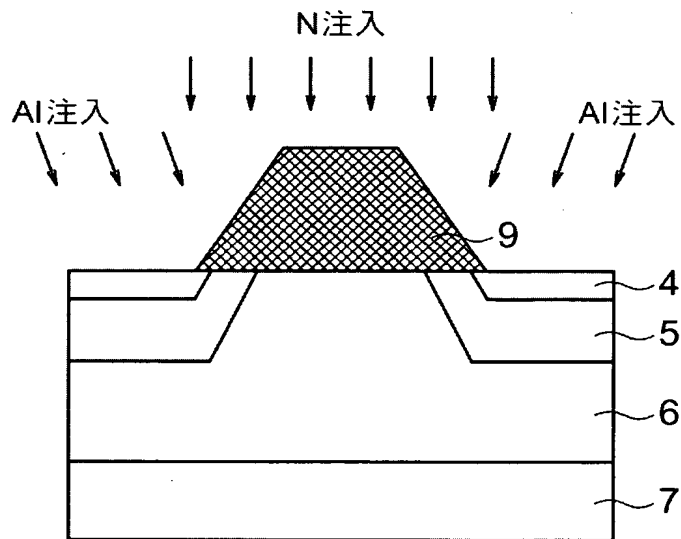
【図 18】



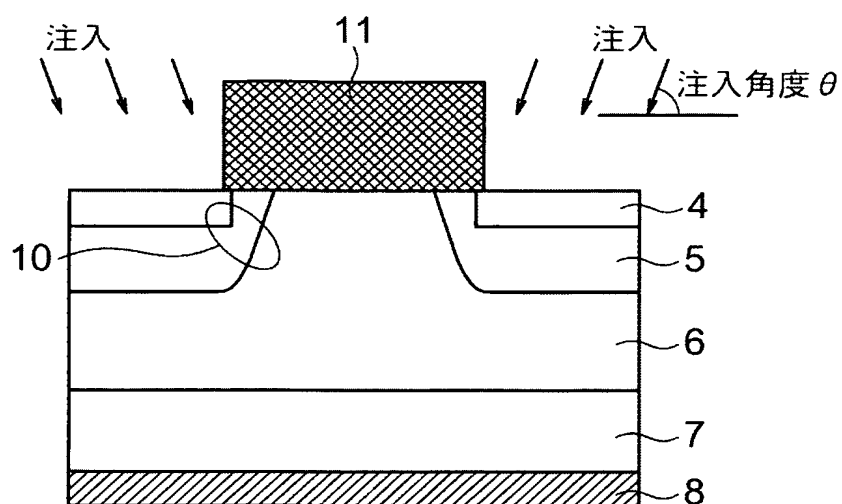
【図 19】



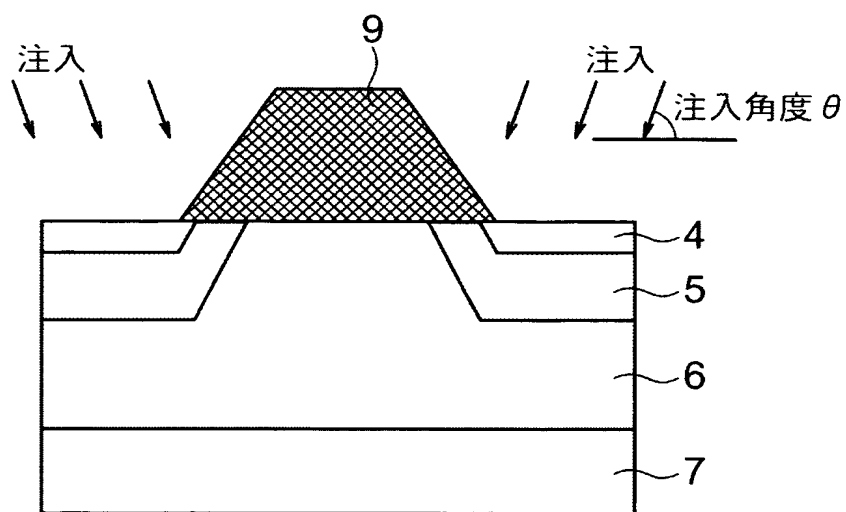
【図 20】



【図 2 1】



【図 2 2】



【書類名】要約書

【要約】

【課題】素子の微細化で問題となるチャネル抵抗と J F E T 抵抗のトレードオフの関係を改善し、ソース領域とベース領域をイオン注入で作製するときに同一のマスクを用いて作製する半導体装置及びその製造方法を得る。

【解決手段】S i C を用いた縦型の M O S F E T において、ソース領域 4 とベース領域 5 とを、テーパ形状の同一マスク 9 を用いてイオン注入を行うことにより形成し、ベース領域 5 の形状をテーパ形状とする。また、テーパ形状の同一マスク 9 の材料として、イオン注入の飛程が S i C と同じ材料を用いた場合、マスク 9 のテーパ角度を $30^{\circ} \sim 60^{\circ}$ とし、S i O₂ を用いた場合、 $20^{\circ} \sim 45^{\circ}$ とする。

【選択図】図 10

認定・付加情報

特許出願の番号	特願 2004-017002
受付番号	50400122316
書類名	特許願
担当官	植田 晴穂 6992
作成日	平成 16 年 1 月 29 日

< 認定情報・付加情報 >

【特許出願人】

【識別番号】	000006013
【住所又は居所】	東京都千代田区丸の内二丁目 2 番 3 号
【氏名又は名称】	三菱電機株式会社

【代理人】

申請人

【識別番号】	100057874
【住所又は居所】	東京都千代田区丸の内 3 丁目 1 番 1 号 国際ビル ディング 8 階 曾我特許事務所
【氏名又は名称】	曾我 道照

【選任した代理人】

【識別番号】	100110423
【住所又は居所】	東京都千代田区丸の内 3 丁目 1 番 1 号 国際ビル ディング 8 階 曾我特許事務所
【氏名又は名称】	曾我 道治

【選任した代理人】

【識別番号】	100084010
【住所又は居所】	東京都千代田区丸の内 3 丁目 1 番 1 号 国際ビル ディング 8 階 曾我特許事務所
【氏名又は名称】	古川 秀利

【選任した代理人】

【識別番号】	100094695
【住所又は居所】	東京都千代田区丸の内 3 丁目 1 番 1 号 国際ビル ディング 8 階 曾我特許事務所
【氏名又は名称】	鈴木 憲七

【選任した代理人】

【識別番号】	100111648
【住所又は居所】	東京都千代田区丸の内 3 丁目 1 番 1 号 国際ビル ディング 8 階 曾我特許事務所
【氏名又は名称】	梶並 順

特願 2 0 0 4 - 0 1 7 0 0 2

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 6 0 1 3]

1. 変更年月日 1 9 9 0 年 8 月 2 4 日

[変更理由] 新規登録

住 所 東京都千代田区丸の内 2 丁目 2 番 3 号

氏 名 三菱電機株式会社